

SOMMAIRE :

CHAPITRE I - RAPPELS SUR LA LOGIQUE COMBINATOIRE.

- 1 - Généralités.
- 2 - Fonctions combinatoires de base.
- 3 - Algèbre de Boole et Lois de De Morgan.
- 4 - Représentation d'une fonction logique.
- 5 - Simplification des fonctions logiques.
- 6 - Structures de sortie des portes logiques.
- 7 - Circuits de moyenne complexité.

CHAPITRE II - RAPPELS SUR LA LOGIQUE SÉQUENTIELLE.

- 1 - Généralités.
- 2 - Bascules asynchrones.
- 3 - Bascules synchrones.
- 4 - Résumé des tables de fonctionnement.
- 5 - Registres. 6 - Compteurs.

CHAPITRE III - MÉTHODE DE SYNTHÈSE DES SYSTÈME SÉQUENTIELS.

- 1 - Généralités.
- 2 - Étude d'un système séquentiel simple.
- 3 - Système séquentiel à évolution conditionnelle.
- 4 - Généralisation de la méthode de synthèse.
- 5 - Génération des sorties.
- 6 - Systèmes à évolutions parallèles.

CHAPITRE IV - ORGANISATION ET FONCTIONNEMENT DES MÉMOIRES.

- 1 - Généralités.
- 2 - Organisation de la mémoire.
- 3 - Fonctionnement d'une mémoire.
- 4 - Types de mémoire à semi-conducteur.

- 5 - Conséquence de l'adressage binaire sur l'organisation de la mémoire.
- 6 - Constitution des blocs mémoire. 7
- Application de la constitution des blocs mémoire : Décodage d'adresse.

CHAPITRE V - UTILISATION DES MÉMOIRES MORTES. 1

- Généralités.
- 2 - Réalisation des fonctions logiques combinatoires.
- 3 - Réalisation des systèmes séquentiels.

CHAPITRE VI - CIRCUITS LOGIQUES PROGRAMMABLES : PLD SIMPLES.

- 1 - Généralités.
- 2 - Classification des PLD.
- 3 - Structure des PLD simples.
- 4 - Circuits PLD simples de base.

CHAPITRE VII - CIRCUITS LOGIQUES PROGRAMMABLES : CPLD - FPGA.

- 1 - Structure des CPLD.
- 2 - Circuits CPLD de base.
- 3 - Structure des FPGA. 4
- Circuits FPGA de base.

CHAPITRE VIII - CHAÎNE DE DÉVELOPPEMENT DES PLD.

- 1 - Généralités.
- 2 - Structure du fichier source.
- 3 - Polarité des entrées, des sorties et des rebouclages.
- 4 - Méthode de développement d'une application.