

Sommaire

1. Introduction

- 1.1 Contexte de l'industrie des semi-conducteurs
- 1.2 Limites de la miniaturisation classique
- 1.3 Importance du packaging avancé

2. Concepts fondamentaux du packaging sur silicium

- 2.1 Définition du packaging électronique
- 2.2 Rôle du substrat silicium
- 2.3 Paramètres de performance (vitesse, consommation, densité)

3. Technologies de packaging avancé

- 3.1 Packaging 2D conventionnel
- 3.2 Packaging 2.5D sur interposeur silicium
- 3.3 Intégration 3D et empilement de puces (3D IC)
- 3.4 Technologie TSV (Through-Silicon Via)
- 3.5 Fan-Out Wafer Level Packaging (FOWLP)
- 3.6 Chiplets et architectures hétérogènes

4. Procédés de fabrication

- 4.1 Conception et préparation du wafer
- 4.2 Formation des interconnexions
- 4.3 Gravure et métallisation des TSV
- 4.4 Assemblage et encapsulation
- 4.5 Contrôle qualité et tests

5. Matériaux utilisés

- 5.1 Silicium
- 5.2 Cuivre et matériaux conducteurs
- 5.3 Matériaux diélectriques
- 5.4 Matériaux d'encapsulation

6. Avantages du packaging avancé sur silicium

- 6.1 Augmentation des performances
- 6.2 Réduction de la consommation énergétique
- 6.3 Miniaturisation des systèmes
- 6.4 Amélioration de la bande passante

7. Défis et limitations

- 7.1 Gestion thermique
- 7.2 Contraintes mécaniques
- 7.3 Coût de fabrication
- 7.4 Fiabilité à long terme

8. Applications industrielles

- 8.1 Intelligence artificielle et calcul haute performance
- 8.2 Centres de données
- 8.3 Télécommunications 5G/6G
- 8.4 Automobile et électronique embarquée
- 8.5 Internet des objets (IoT)

9. Perspectives et évolutions futures

- 9.1 Nouvelles architectures de chiplets
- 9.2 Intégration hétérogène avancée
- 9.3 Tendances de l'industrie des semi-conducteurs

10. Conclusion