

# Table des matières

<b>Préface</b>	03
<b>Table des matières</b>	04
<b>Rappels de notions fondamentales</b>	05
<b>TP 1 : Vérification expérimentale des six portes logiques en utilisant l'opérateur NAND</b>	14
<b>TP 2 : Simplification d'une fonction logique</b>	16
<b>TP 3 : Système combinatoire</b>	19
<b>TP 4 : Décodeur pour affichage à sept segments</b>	23
<b>TP 5 : Décodeur pour affichage hexadécimal</b>	27
<b>TP 6 : Codeur décimal-BCD et Décodeur BCD-décimal</b>	29
<b>TP 7 : Multiplexeur et Démultiplexeur</b>	33
<b>TP 8 : Additionneur binaire et comparateur</b>	37
<b>TP 9 : Bascule bistable</b>	43
<b>TP 10 : Etude des compteurs</b>	47
<b>TP 11 : Registres à décalage</b>	54
<b>Solutions des Travaux Pratiques</b>	62
♦ Solution du TP 1	63
♦ Solution du TP 2	64
♦ Solution du TP 3	64
♦ Solution du TP 3a	65
♦ Solution du TP 4	66
♦ Solution du TP 6	67
♦ Solution du TP 6a	68
♦ Solution du TP 7	69
♦ Solution du TP 7a	70
♦ Solution du TP 8	71
♦ Solution du TP 8a	72
♦ Solution du TP 10b	73
♦ Solution du TP 10c	73
<b>Mini-Projet : Réalisation d'une horloge digitale</b>	74
<b>Annexe : Brochage des circuits intégrés</b>	81
<b>Bibliographie</b>	86