

TABLE DES MATIÈRES

PREMIÈRE PARTIE

MÉTHODES DE SYNTHÈSE DES AUTOMATISMES À SÉQUENCES COMMANDÉS PAR DES NIVEAUX LOGIQUES OU PAR DES IMPULSIONS

1. Notions fondamentales	3
1.1 Variables et fonctions binaires	3
1.2 Formes canoniques et formes réduites d'une fonction logique	7
1.3 Table de définition d'une fonction combinatoire. Analyse et synthèse optimale	9
1.4 Fonction complémentaire	11
1.5 Circuits logiques combinatoires. Critères de simplicité des fonctions logiques	11
1.6 Formes optimales pour plusieurs fonctions dépendant des mêmes variables	14
1.7 Formes utilisant des fonctions élémentaires NI et NET	16
2. Automatismes à séquences	21
2.1 Représentations générales des systèmes séquentiels	21
2.2 Organes de mémoire à rétroaction conditionnelle	24
2.2.1 Mémorisateur de valeurs 1 (Types M_1^*)	24
2.2.2 Mémorisateur de valeurs 0 (Types M_2^*)	27
2.2.3 Mémorisateur symétrique pour les valeurs 0 et 1 (Type M_3^*)	28
2.2.4 Mémorisateur de similitudes (Type M_4^*)	29
2.3 Organes de mémoire à rétroaction fixe	31
2.3.1 Bascule à niveaux S-R avec prépondérance du S (Type M_1)	32
2.3.2 Bascule à niveaux S-R avec prépondérance du R (Type M_2)	33
2.3.3 Bascule suiveuse avec blocage (Type M_3)	34
2.3.4 Bascule à niveaux P-Q (Type M_4)	35
2.4 Exemple 1 : Indicateur automatique du sens de rotation d'un arbre mécanique	36
2.5 Exemple 2 : Commande automatique d'un passage à niveau à voie unique	38
2.5.1 Table de succession des phases, table des phases, graphe	39
2.5.2 Méthode d'élimination systématique de phases équivalentes	41
2.5.3 Symétrie des variables a et c, table des phases et graphe	44
2.6 Organes de mémoire commandés par des variations de niveaux logiques d'entrée	45
2.6.1 Mémoire «s-r» commandée par les variations des niveaux d'entrée	46
2.6.2 Mémoire «j-k» commandée par les variations des niveaux d'entrée	46

2.6.3	Mémoire « <i>t</i> » commandée par les variations du niveau d'entrée	47
2.6.4	Mémoire « <i>p-q</i> » commandée par les variations des niveaux d'entrée	48
2.6.5	Mémoire détectrice de variations simultanées	49
3.	Méthode de synthèse de structures séquentielles à niveaux logiques	51
3.1	Transformations d'une table des phases — Exemple 1	51
3.1.1	Fusionnement de lignes dans une table des phases	51
3.1.2	Assignement de valeurs aux variables auxiliaires de mémorisation	53
3.1.3	Tables de définition des fonctions auxiliaires	54
3.1.4	Tables de définition des fonctions de sortie	54
3.2	Transformation d'une table des états — Exemple 2	56
3.2.1	Fusionnements multiples	56
3.2.2	Assignement et construction des tables de définition	57
3.3	Synthèse d'une structure canonique de mémoire « <i>s-r</i> » commandée par les variations des niveaux logiques d'entrée	58
3.3.1	Utilisation des fonctions de mémorisation comme sorties du système	59
3.3.2	Synthèse du système combinatoire équivalent	59
3.4	Synthèse d'une structure canonique de mémoire « <i>j-k</i> » commandée par les variations des niveaux logiques d'entrée	60
3.4.1	Élimination des courses entre fonctions de mémorisation	60
3.4.2	Synthèse du système combinatoire équivalent	62
3.5	Synthèse d'une structure canonique de mémoire « <i>t</i> » commandée par les variations logiques du niveau logique d'entrée	63
3.6	Synthèse d'une structure canonique de mémoire « <i>p-q</i> » commandée par les variations des niveaux logiques d'entrée	64
3.7	Synthèse d'une structure canonique du détecteur de variations simultanées	65
4.	Méthode de synthèse de structures séquentielles à impulsions synchronisées	66
4.1	Transformation des variations de niveaux logiques en impulsions — Circuit «OU pour impulsions»	66
4.2	Structures à impulsions synchronisées — La bascule « <i>S-R-h</i> »	68
4.3	Définition d'une fonction logique par ses variations	69
4.4	Table des variations	70
4.5	Identification entre une table de variations et la table de correspondance relative à la bascule « <i>S-R-h</i> » Méthode de synthèse des fonctions d'entrée <i>S</i> et <i>R</i>	71
4.6	Transformations d'une table des variations — Exemple 1	72
4.7	Transformations d'une table des variations; assignement quelconque — Exemple 2	74
4.8	Synthèse de mémoires commandées par des variations des niveaux logiques d'entrée et utilisant des structures à impulsions synchronisées	77
4.8.1	La mémoire « <i>s-r</i> » commandée par des variations de niveaux	77
4.8.2	Les mémoires « <i>j-k</i> », « <i>t</i> », « <i>p-q</i> » commandées par des variations de niveaux. La mémoire détectrice de variations simultanées	79

5. Méthode de synthèse de structures séquentielles à impulsions et inhibitions	80
5.1 Structures à impulsions non synchronisées. La bascule générale «s-r-L-M»	80
5.2 Table des phases spéciale pour un système à impulsions. Cas particulier où les variables d'entrée ne varient jamais simultanément. Exemple 1	83
5.3 Fusionnement de lignes dans la table des phases d'un système à impulsions. Utilisation des fonctions de mémorisation comme sorties générales du système	84
5.4 Table des variations d'un système à impulsions et tables de définition des fonctions d'entrée dans les bascules bistables	85
5.5 Table des phases spéciale d'un système à impulsions. Cas général où les variables d'entrée peuvent varier simultanément. Exemple 2	87
5.6 Synthèse de la bascule «s-r» (cas particulier)	90
5.7 Synthèse de la bascule «j-k» (cas général)	92
5.8 Synthèse de la bascule «t» à variation de niveaux (cas élémentaire à une variable)	93
5.9 Synthèse de la bascule «p-q» à variations de niveaux (cas général où les mêmes variables s'avèrent être utilisées à la fois comme entrées actives et comme entrées d'inhibition)	94
5.10 Cas d'incompatibilité et d'impossibilité d'appliquer la méthode de synthèse. Exemple du détecteur de variations simultanées	96
5.11 Généralisation de la méthode de synthèse	101
6. Systèmes logiques séquentiels à commandes indépendantes	103
6.1 Simultanéités de niveaux 1 et simultanéités de variations de niveaux	103
6.2 Nombre de colonnes dans les tables des états des systèmes séquentiels à entrées indépendantes	103
6.3 Automatismes à séquences à commandes indépendantes. Exemple 3. Commande automatique des feux de signalisation d'un carrefour	105
6.4 Synthèse d'une structure à niveaux logiques	107
6.4.1 Graphe et table des phases	107
6.4.2 Méthode de synthèse des tables combinatoires à colonnes indépendantes	109
6.5 Cas des structures à impulsions synchronisées	116
6.6 Synthèse d'une structure à impulsions et inhibitions	116
7. Classification des organes de mémoire	120
7.1 Définitions	120
7.2 Classification et dénombrement des fonctions de mémoire élémentaires à deux entrées	121
7.3 Les différents types d'organes de mémoire	127
7.4 Classification des mémoires à rétroactions conditionnelles	129
7.5 Classification des bascules bistables commandées par des niveaux logiques	131
7.6 Classification des organes de mémoire à fonctionnement synchronisé par une horloge	133

7.6.1	Structure élémentaire synchronisée de type canonique	133
7.6.2	Structure élémentaire synchronisée utilisant deux bascules à niveaux	135
7.6.3	Structure élémentaire synchronisée utilisant des bascules à impulsions	135
7.6.4	Organes de mémoire à deux entrées, synchronisés par une horloge	136
8.	Généralisation des méthodes de synthèse	141
8.1	Synthèse de structures séquentielles utilisant des bascules bistables complexes, synchronisées par une horloge	141
8.1.1	Représentations schématiques	141
8.1.2	Construction de la table de correspondance	142
8.1.3	Bascules à plus de deux entrées	146
8.1.4	Équivalence des méthodes de synthèse	146
8.2	Synthèse de structures séquentielles utilisant des organes de mémoire complexes	147
8.2.1	Principe de l'identification de tables des états — Méthode de De Hagen	147
8.2.2	Partitions de tables des états — Fonctions libres	150
8.2.3	États stables, instables et pseudo-stables dans une table de parti- tions — Synthèse d'organes de mémoire à variations de niveaux ayant une structure à niveaux du type bascule	153
8.2.4	Synthèse de structures à niveaux, synchronisées, du type bascule	157
8.2.5	Équivalence des méthodes de synthèse. Exemple 1. Synthèse d'un indicateur automatique de sens de rotation — au moyen de bascules bistables de type «S-R» — au moyen d'amplificateurs et de rétroactions conditionnelles	159
8.2.6	Identification d'une table générale à huit lignes avec deux tables de référence à quatre lignes — Synthèse du système de commande d'un passage à niveaux (exemple 2) au moyen de bascules bistables de type «j-k».	162
8.2.7	Équivalence de lignes — Inversions de variables libres et permuta- tions de lignes dans une table de partition — Suite de l'exemple 2	165
8.2.8	Synthèse du système de commande d'un passage à niveaux (exemple 2) au moyen de bascules bistables synchronisées de type «J-K-h».	170
8.3	Synthèse de systèmes séquentiels utilisant comme modules de référence n'importe quel autre système séquentiel	173

DEUXIÈME PARTIE

OPÉRATIONS NUMÉRIQUES SUR DES TRAINS D'IMPULSIONS
ET DES NOMBRES CODÉS

9.	Représentations de la mesure de l'information	179
9.1	Représentations analogiques, numériques et par des suites d'impulsions .	179
9.2	Représentations numériques par des nombres codés	184

9.2.1	Introduction	184
9.2.2	Nombres algébriques codés	185
9.3	<i>Conversions entre les différents modes de représentation numérique</i>	189
9.3.1	Conversion $L-B$	191
9.3.2	Conversions $M-B$, M_2-B , M_3-B	192
9.3.3	Conversion $F-B$	192
9.3.4	Conversion $T-B$	193
9.3.5	Conversion $T-L_0$	193
9.3.6	Conversion $B-L_0$	194
9.3.7	Conversion $B-M_0$	196
9.3.8	Conversion $B-T$. Diviseur d'une fréquence par un nombre binaire	197
9.3.9	Conversion $B-M_2$. Multiplieur binaire	198
9.3.10	Conversion $B-M_3$. Intégrateur numérique incrémental	201
9.4	<i>Conversions numérique-analogique et analogique-numérique</i>	204
9.4.1	Conversion $B-A$. Convertisseur numérique codé - analogique	204
9.4.2	Conversion $L-A$	205
9.4.3	Conversions $M-A$, M_2-A , M_3-A	206
9.4.4	Conversion $F-A$	206
9.4.5	Conversion $T-A$	206
9.4.6	Conversion $A-B$. Convertisseur analogique - numérique codé	207
9.4.7	Conversions $A-L_0$ et $A-M_0$	210
9.4.8	Conversion $A-T$	211
9.4.9	Conversion $A-F$. Convertisseur tension-fréquence	212
10.	Opérations de décision et de calcul	213
10.1	<i>Systèmes modulaires</i>	213
10.2	<i>Opérations combinatoires ou séquentielles</i>	213
10.2.1	L'addition et la soustraction binaires	213
10.2.2	La comparaison d'égalité et la comparaison d'amplitude	214
10.2.3	Les décalages et les sélections	215
10.2.4	Le comptage binaire	215
10.3	<i>Types de fonctionnement des opérateurs de décision et de calcul</i>	216
10.3.1	Fonctionnement parallèle-strict d'une structure combinatoire	216
10.3.2	Fonctionnement synchrone d'un système séquentiel	217
10.3.3	Fonctionnement «en cascade» d'une structure combinatoire	218
10.3.4	Fonctionnement asynchrone d'un système séquentiel	218
10.3.5	Fonctionnement «en série» des cellules d'un opérateur combinatoire ou séquentiel	219
10.3.6	Fonctionnement «série» dans un opérateur monocellulaire	221
10.3.7	Conclusions	223
10.4	<i>Multiplification de deux nombres binaires</i>	224
10.5	<i>Opérations sur des nombres codés et des trains d'impulsions</i>	226
10.5.1	Opérations liant un nombre binaire et un train d'impulsions	226
10.5.2	Opérations liant deux trains d'impulsions	227
11.	Synthèse d'opérateurs périphériques pour systèmes numériques à impulsions	228
11.1	<i>Monoimpulseurs</i>	228
11.1.1	Cas général	228

11.1.2	Cas particulier	232
11.1.3	Synchronisateur d'impulsions ou recaleur	233
11.2	<i>Préleveurs d'une période</i>	233
11.2.1	Cas général	233
11.2.2	Cas particulier	237
11.3	<i>Détecteurs de trains d'impulsions synchronisées, détecteurs des débuts de trains — Indicateur des fins de trains</i>	238
11.3.1	Définitions	238
11.3.2	Détecteur de la présence de trains	239
11.3.3	Signalisation des fins de trains	241
11.3.4	Détecteur des débuts de trains	243
11.4	<i>Inhibiteur d'impulsions</i>	245
11.4.1	Inhibiteur de variations de niveaux logiques	245
11.4.2	Inhibiteur de déclenchements	247
11.4.3	Inhibiteur d'enclenchements	249
11.4.4	Inhibiteur à deux entrées	250
11.5	<i>Systèmes d'anticoïncidence</i>	250
11.5.1	Définitions	250
11.5.2	Système d'anticoïncidence à deux voies	250
11.5.3	Système d'anticoïncidence à n voies	252
11.5.4	Système d'anticoïncidence où l'on doit utiliser aussi bien les enclenchements que les déclenchements des fonctions de sortie	253
12.	<i>Opérateurs temporels</i>	256
12.1	<i>Opérateurs générateurs de retards</i>	256
12.1.1	Considérations générales	256
12.1.2	Retards au déclenchement	258
12.1.3	Retards à l'enclenchement	259
12.1.4	Retards à l'enclenchement et au déclenchement	259
12.1.5	Opérateurs de retard commandés par variations de niveaux logiques	260
12.2	<i>Opérateurs monostables</i>	260
12.2.1	Commande par variations de niveaux — Bascule monostable	260
12.2.2	Commande par niveaux logiques	261
12.2.3	Cas particulier	263
12.3	<i>Opérateurs astables — Horloges</i>	264
12.3.1	Bascule astable	264
12.3.2	Horloge formée par deux opérateurs de retard au déclenchement	265
12.4	<i>Monoïmpulseurs et systèmes d'anticoïncidence à monostables</i>	266
12.4.1	Monoïmpulseur asynchrone	266
12.4.2	Système d'anticoïncidence à monostables	267
12.5	<i>Détecteurs de trains d'impulsions non synchronisées — Indicateur de fin de trains</i>	268
12.5.1	Détecteurs de trains	268
12.5.2	Indicateur de fin de trains d'impulsions non synchronisées	269

TROISIÈME PARTIE

SYNTHÈSE SYSTÉMATIQUE D'OPÉRATEURS DE DÉCISION
ET DE CALCUL

13. Registres	273
13.1 <i>Registres à décalages</i>	273
13.1.1 Définitions et modes de fonctionnement parallèle ou série	273
13.1.2 Découpage modulaire	274
13.1.3 Synthèse de circuits commandés par des NIVEAUX logiques	276
13.1.4 Synthèse de circuits commandés par VARIATIONS de niveaux logiques et inhibitions	278
13.1.5 Cas particulier du registre à décalages semi-parallèle (en deux temps)	279
13.1.6 Cas particulier du registre à décalages de type «série»	283
13.1.7 Registre à décalages bidirectionnel — Registre à décalages avec transfert de conditions initiales	284
13.1.8 Registre à décalages avec remise à 1 et remise à 0 indépendantes pour chaque cellule	287
13.1.9 Inhibition de la progression dans un registre à décalages	289
13.1.10 Conclusions	291
13.2 <i>Sélecteurs et compteurs circulaires</i>	292
13.2.1 Définitions et modes de fonctionnement parallèle, synchrone ou asynchrone	292
13.2.2 Synthèse d'un module de sélecteur asynchrone	293
13.2.3 Conclusions	296
13.3 <i>Compteurs progressifs</i>	296
13.3.1 Définitions	296
13.3.2 Compteur progressif cyclique	297
13.3.3 Compteur progressif à saturations	298
14. Compteurs binaires	299
14.1 <i>Compteurs asynchrones binaires</i>	299
14.1.1 Définitions et modes de fonctionnement des compteurs binaires asynchrones — Découpage modulaire	299
14.1.2 Synthèse des circuits d'un compteur binaire	302
14.1.3 Compteur avec remise à 1 et remise à 0 indépendantes pour chaque cellule	304
14.1.4 Compteur avec remise à 1 ou à 0 selon des niveaux L et un ordre P	306
14.1.5 Compteur avec décalages ou transferts selon un ordre p	307
14.1.6 Décompteur binaire asynchrone	312
14.1.7 Décompteur avec remise à 1 et remise à 0 indépendantes pour chaque cellule	313
14.1.8 Généralisation, tableau récapitulatif et conclusions	313
14.2 <i>Compteurs-décompteurs asynchrones binaires</i>	316
14.2.1 Définitions et modes de fonctionnement des compteurs-décompteurs asynchrones binaires — Découpage modulaire	316

14.2.2	Synthèse des circuits d'un compteur-décompteur où le passage de comptage en décomptage est commandé par une seule variable C	317
14.2.3	Compteur-décompteur changeant de fonction selon l'état de deux niveaux C et D , avec arrêt et complémentation	320
14.2.4	Compteur-décompteur changeant de fonction selon l'état de deux niveaux C et D avec arrêt général	322
14.2.5	Principe des compteurs-décompteurs sensibles à un seul type de variations	322
14.2.6	Première cellule d'un compteur-décompteur sensible aux déclenchements de e , avec arrêt général pour $CD = 00$ et complémentation pour $CD = 11$	323
14.2.7	Première cellule d'un compteur-décompteur sensible aux déclenchements de e , avec arrêt général pour $CD = 00$ et $CD = 11$	325
14.2.8	Généralisation et tableau récapitulatif	325
14.3	<i>Compteurs et compteurs-décompteurs synchrones</i>	329
14.3.1	Principe de fonctionnement des compteurs synchrones . . .	329
14.3.2	Synthèse des circuits modulaires d'un compteur binaire synchrone.	330
14.3.3	Synthèse d'un circuit à impulsions pour une cellule de compteur synchrone	332
14.3.4	Compteurs-décompteurs binaires synchrones	334
14.3.5	Tableau récapitulatif	335
15.	<i>Compteurs spéciaux</i>	337
15.1	<i>Compteurs et compteurs-décompteurs décimaux</i>	337
15.1.1	Codes décimaux	337
15.1.2	Synthèse d'une cellule asynchrone de compteur-décompteur décimal.	338
15.1.3	Décade de comptage-décomptage en code «excédent 3». . .	340
15.1.4	Décade de comptage-décomptage en code «de Aiken» . . .	343
15.1.5	Décade de comptage-décomptage en code (1-2-2-4)	343
15.1.6	Décade de comptage-décomptage en code (1-2-4-8)	344
15.1.7	Synthèse d'une cellule asynchrone de compteur-décompteur décimal à transitions extra-binaires synchrones.	345
15.1.8	Synthèse d'une cellule synchrone de compteur-décompteur décimal	349
15.1.9	Décodeurs en décimal pur	353
15.2	<i>Compteurs et compteurs-décompteurs binaires réfléchis</i>	355
15.2.1	Définitions	355
15.2.2	Codeur et décodeur binaire naturel - binaire réfléchi	356
15.2.3	Compteur et compteur-décompteur asynchrones en code binaire réfléchi — Systèmes à niveaux	357
15.2.4	Compteur et compteur-décompteur asynchrones en code binaire réfléchi — Systèmes à impulsions	359
15.2.5	Compteur et compteur-décompteur synchrones en code binaire réfléchi	360

16. Opérateurs arithmétiques	362
16.1 <i>Comparateurs</i>	362
16.1.1 Comparateur «parallèle-strict» et «pseudo-parallèle»	362
16.1.2 Comparateur d'égalité à fonctionnement parallèle	362
16.1.3 Comparateur d'amplitude à fonctionnement parallèle	364
16.1.4 Comparateur d'égalité à fonctionnement en cascade	366
16.1.5 Comparateur d'amplitude à fonctionnement en cascade	367
16.2 <i>Additionneurs et soustracteurs</i>	369
16.2.1 Additionneurs «parallèle-strict» et «pseudo-parallèle»	369
16.2.2 Additionneur à fonctionnement parallèle	369
16.2.3 Additionneur à fonctionnement en cascade	371
16.2.4 Additionneur-soustracteur à fonctionnement en cascade	374
16.3 <i>Opérateurs algébriques</i>	375
16.3.1 Codes binaires algébriques	375
16.3.2 Additionneurs-soustracteurs de nombres algébriques	376
16.3.3 Additionneurs-soustracteurs binaires algébriques pour calcul incrémental	381
16.4 <i>Additionneurs décimaux</i>	382
Annexe : Méthode d'optimisation globale de plusieurs fonctions dépendant des mêmes variables.	386
Bibliographie	393
Index	397