

Table des matières

(See Contents page XIII)

Préface	V
Les acronymes	XVII
Avant-propos	XIX
Liste des figures	XXIII
Liste des tableaux	XXV
Remerciements	XXVIII
 CHAPITRE 1 Introduction	 1
1 Architecture du composant	1
2 Les fonctions de base du SAB-C167	2
3 Les outils de développement	4
4 Les outils d'aide à la mise au point	4
 CHAPITRE 2 Le système	 7
1 Architecture mémoire	8
1.1 Les zones mémoire	8
Le segment 0	8
La ROM/EPROM interne	9
La RAM interne	10
La zone SFR, ESFR	10
Les zones bit-adressables	10
1.2 Les accès mémoire	10
Accès au code	11
Accès aux datas	11
Registres d'usage général, GPR	12
Le pointeur de contexte, CP	12
2 Architecture interne	13
2.1 Le CPU	13
Les bus	14
Les accès à la mémoire externe	14
Le pipe-line	15
Le registre d'état PSW	15
Le pointeur de Pile, SP	17
Le registre SYSCON	18
3 Architecture externe	19
3.1 Configuration des bus externes	19

Table des matières

Type de bus	19
Caractéristiques des mémoires	19
3.2 Utilisation des bus externes	21
4 Etat du système au RESET	22
5 Les modes de consommation réduite	22
5.1 Le mode IDLE	23
5.2 Le mode POWER-DOWN	23
6 Le bootstrap loader	25
6.1 Principe	25
6.2 Utilisation	25
 CHAPITRE 3 Les interruptions	27
1 Les interruptions	28
1.1 Structure de programmation des interruptions	28
1.2 Les modes d'interruption	29
Le mode normal	30
A travers le PEC	30
Les TRAPS	32
Les Classes	34
Mode externe	35
1.3 Temps de réponse à une Interruption	37
2 Le watchdog	38
2.1 Le rôle du watchdog	38
2.2 Programmation	38
 CHAPITRE 4 La programmation du système	41
1 Le contrôleur de bus externes	42
1.1 Configuration des zones mémoire	42
1.2 Configuration au RESET	44
Le port P0H et P0L	45
Les fenêtres mémoire	46
Précaution de programmation, IMPORTANT	48
2 Extension de la pile	48
2.1 Utilisation d'une pile système et d'une pile utilisateur	48
2.2 Utilisation d'une pile tournante	49
3 Les ports et les fonctions alternatives	50
3.1 La programmation des ports	50
Port P0	50
Port P1	51
Port P2	53
Port P3	54
Port P4	56
Port P5	58
Port P6	59

Port P7	61
Port P8	63
4 Les effets particuliers du pipe-line	64
4.1 Les dispositifs logiciels	64
Changement de contexte	64
Accès mémoire externe	66
Contrôle d'interruption	66
4.2 Les dispositifs internes	66
Branchement standard	66
Gestion des instructions «Jump-cache»	67
5 Les instructions	68
5.1 Les modes d'adressage	68
Mode d'adressage court	68
Mode d'adressage long	68
Mode d'adressage indirect	68
Mode d'adressage constant ou immédiat	69
Mode d'adressage branché sur cible	69
5.2 Les codes condition	69
5.3 Les familles d'instructions	70
5.4 Les instructions spécifiques	73
5.5 Les instructions protégées	74
6 Les bits protégés	75
CHAPITRE 5 Les liens Série	77
1 Le port série ASC0	77
1.1 les registres du périphérique	78
1.2 Utilisation	78
1.3 Description des modes	78
Modes asynchrones	79
Mode synchrone	80
Mode loop back	81
1.4 Programmation	81
Le mode maître/esclave	81
Les registres à programmer	82
1.5 Les interruptions du lien ASC0	84
2 Le port série SSC	85
2.1 les registres du périphérique	85
2.2 Utilisation	86
2.3 Description des modes	87
2.4 Programmation des registres	88
2.5 Les interruptions du lien SSC	92
CHAPITRE 6 Les Captures / Compares	93
1 L'unité CapCom 1	94

Table des matières

1.1 Utilisation	94
1.2 Description des modes	95
Mode Capture	95
Modes Compare	95
1.3 Architecture matérielle	99
Programmation de l'unité	101
2 L'unité CapCom 2	104
2.1 Particularités de CapCom 2	104
 CHAPITRE 7 Les Unités de Timers	107
1 L'unité GPT1	108
1.1 Structure	108
1.2 Description des modes	110
Mode Timer	110
Mode Compteur	110
Autre utilisation	110
1.3 Programmation des registres	111
1.4 Les interruptions de l'unité GPT1	114
2 L'unité GPT2	116
2.1 Structure	117
2.2 Description des modes	118
Mode Timer	118
Mode Compteur	118
Mode CAPREL	119
Autre utilisation	119
2.3 Programmation	119
2.4 Les interruptions de l'unité GPT2	121
 CHAPITRE 8 Fonctions spécialisées	123
1 La flash EPROM	124
1.1 Architecture	124
1.2 Protection	124
Programmation d'une banque	125
Effacement du contenu d'une Banque	126
2 L'unité PWM	127
2.1 Utilisation	127
2.2 Description des modes	127
2.3 Programmation des registres	128
L'étage de sortie du PWM	131
2.4 Les interruptions des unités PWM	131
3 Le Convertisseur Analogique numérique	132
3.1 les registres du périphérique	132
3.2 Description des modes	133
Temps de Sample	134

Structure des registres de data	134
Tensions de références	136
Autocalibration	136
Précautions d'utilisation	137
3.3 Les interruptions du convertisseur	137
4 Le bus CAN	138
CHAPITRE 9 Le codage	141
1 Les outils du développement	141
1.1 Choix du langage	141
1.2 Fichiers Multiples	142
1.3 Assembleur	143
1.4 Mise au point ou debug	144
1.5 Simulateurs	144
1.6 Emulateurs	144
1.7 Quels outils choisir ?	145
2 La chaîne de développement de programme	146
2.1 Génération de code	146
2.2 mise au point de l'application	147
2.3 Le fichier startup.obj	147
3 Initialisation du système	148
3.1 Exemple 1	148
3.2 Exemple 2	149
3.3 Exemple 3	151
3.4 Init des traps système	152
4 Initialisation de l'application	155
4.1 Init de l'environnement de travail	155
4.2 Init des valeurs par défaut	155
4.3 Init des périphériques	155
4.4 Init des interruptions	156
5 Initialisation de la ligne série ASC0	157
5.1 Mode 8 bits data	157
5.2 Mode 8 bits data plus vecteur	157
6 Initialisation timer	160
6.1 L'Unité GPT1 en wobulateur	160
6.2 L'unité GPT2 en PLL	162
7 Utilisation des CapCom	163
7.1 Calcul d'une largeur de pulse	163
7.2 Gestion d'un codeur en quadrature	164
7.3 Génération d'un PWM	166
8 Utilisation d'un PWM	167
8.1 But	167
8.2 Init du PWM	167
9 Programmation du convertisseur	167

Table des matières

9.1 ADC en conversion canal unique	167
9.2 ADC en conversion canal unique en interruption	168
9.3 ADC conversion multivoies avec interruption et PEC	169
9.4 ADC injection de conversion dans un auto-scan	171
 CHAPITRE 10 Le matériel	173
1 Schémas de principe	173
1.1 Utilisation de BHE	173
1.2 Utilisation du READY	176
1.3 Structure des ports	176
 CHAPITRE 11 La famille 167 et le 165	179
Liste des périphériques du 165	180
 CHAPITRE 12 Le C166	183
1 Architecture du C166	183
1.1 Architecture mémoire	184
Accès a la mémoire code	185
Accès aux datas	185
1.2 Architecture interne	185
Les accès mémoire externe	185
Le pointeur de pile	186
Le contrôle de la taille de la fenêtre mémoire	187
Les bus	187
Etat du système au reset	187
Mode de consommation réduite	187
Bits protégés	187
Les instructions	188
1.3 Architecture externe	188
Contrôleur de bus externe	188
Configurations des ports externe	188
2 Les interruptions	188
3 Les périphériques du 166	189
3.1 Les liens série	189
Les ports séries ASC0 et ASC1	189
3.2 l'unité de Capture Comparaison	189
3.3 Les unités timer	190
L'unité GPT1	190
L'unité GPT2	190
3.4 Le convertisseur Analogique numérique	191
Les modes	191
Bibliographie	193
Index	195